

DIALOG(R)File 352:Derwent WPI

(c) 2001 Derwent Info Ltd. All rts. reserv.

009485063 **Image available**

WPI Acc No: 1993-178598/199322

XRAM Acc No: C93-079688

XRPX Acc No: N93-136899

Thin film transistor mfr. - in which gettering layer absorbs crystal
defects or impurities in semiconductor thin film by annealing NoAbstract

Patent Assignee: CASIO COMPUTER CO LTD (CASK)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 5109737	A	19930430	JP 91297647	A	19911018	199322 B

Priority Applications (No Type Date): JP 91297647 A 19911018

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 5109737	A	4	H01L-021/322	

Title Terms: THIN; FILM; TRANSISTOR; MANUFACTURE; GETTER; LAYER; ABSORB;
CRYSTAL; DEFECT; IMPURE; SEMICONDUCTOR; THIN; FILM; ANNEAL;
NOABSTRACT

Derwent Class: L03; U11

International Patent Class (Main): H01L-021/322

International Patent Class (Additional): H01L-029/784

File Segment: CPI; EPI

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-109737

(13)公開日 平成5年(1993)4月30日

(51)Int.Cl.⁵

H 01 L 21/322
29/784

識別記号 実用新案番号

P 8617-4M

F I

技術表示箇所

9056-4M

H 01 L 29/78

311 R

審査請求 未請求 請求項の数1(全4頁)

(21)出願番号

特願平3-297647

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者 山田 裕康

東京都八王子市右川町2951番地の5 カシオ計算機株式会社八王子研究所内

(74)代理人 弁理士 村 次郎

(22)出願日

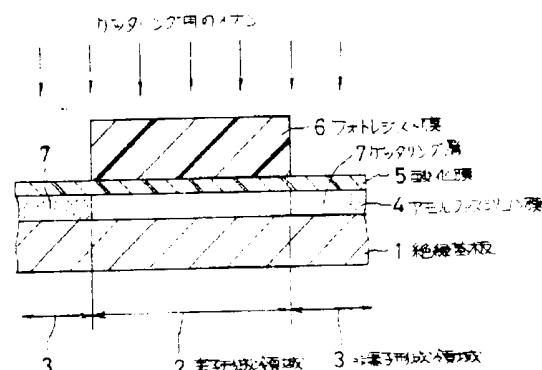
平成3年(1991)10月18日

(54)【発明の名称】薄膜トランジスタの製造方法

(57)【要約】

【目的】薄膜トランジスタの製造に際し、結晶欠陥や不純物等を素子活性領域から除去する。

【構成】絶縁基板1上にアモルファスシリコン膜4を堆積し、その上に酸化膜5を形成し、その上にパターン形成したフォトレジスト膜6をマスクとしてイオンを注入することにより、非素子形成領域3に對応する部分のアモルファスシリコン膜4を高不純物領域化してケッタリング層7とする。次に、フォトレジスト膜6を除去した後レーザアーペルトすることにより、アモルファスシリコン膜4を結晶化してシリコン膜とすると共に、素子形成領域2に對応する部分のアモルファスシリコン膜4における結晶欠陥や不純物等をその周囲の高不純物領域7に吸収させる。この後、酸化膜5を除去し、次いで蒸気分離により不要な部分のホリシリコン膜(ケッタリング層7)を除去する。この状態では、絶縁基板1上の素子形成領域2のみにホリシリコン膜が形成されている。



【持之以恒，方能成功】

【施用方法和細大說明】

$$\{ (0,0,0,1) \}$$

【產業上之利用分野】 1. 著名發明：薄膜干涉鏡，次之：製造方法之闡述。

[1] [1] [2]

【従来の技術】では、コロニウム等を用いたドリフト等の製造技術で、シリコン等の技術を用いて、結晶欠陥や不純物等を素子活性領域から離する事によって、良好な素子特性を得ようとしている。一方、薄膜トランジスタ製造技術では、ワイヤ等がかかる绝缘基板上にドリフト等のコロニウム等のシリコン等からなる導体薄膜を堆積した後素子分離することにより、素子形成領域における導体薄膜をハタリ状形成しているので、コロニウム等を用いたドリフト等の技術で用いられているゲートドリフト技術を利用することはできない。

[0 0 0 3]

【発明が解決しようとする課題】 たのまうに、従来の薄膜トランジスタ製造技術では、シリコンウエーハを用いてトランジスタ製造技術で明記されているが、ターゲット技術を利用することができないため、結晶欠陥や不純物等を電子活性領域から除去することができず、ついて良好な素子特性を得ることができない場合があるという問題があった。この発明の目的は、結晶欠陥や不純物等を電子活性領域から除去することができる薄膜トランジスタの製造方法を提供することにある。

[0 0 0 4]

【課題を解決するための手段】この発明は、電子形成領域およびその周囲の非電子形成領域に半導体薄膜を堆積し、次いで非電子形成領域に対する部分半導体薄膜を堆積する方法である。電子形成領域に対する部分半導体薄膜を高不純物領域化してゲートアーバン構造とし、次いでこれを露出することによって、電子形成領域に対する部分半導体薄膜における結晶欠陥や不純物等を除去する。またゲートアーバン層に吸収性ガス、次いで酸素ガス等を導入する方法によることとする。

[0 0 0 5]

【作用】二酸化炭素は、炭素子形成領域に對応する部分の導体薄膜を導電物質領域化して、タリウム層とした後アーレルする。つまり、炭素子形成領域、付着する部分の導体薄膜に沿って導電物質の導電性を子に開拓され、タリウム層は吸収され、最後に二酸化炭素を放出する。すなはち、結晶大陽子が導電物質を

子活性領域の活性化を示す。このことは、活性化した細胞が増殖する

[0 : 0 : 0 : 0]

【実施例】図4-1、図4-2を元に、実施例として、(1)薄板の成形、(2)複数の各製造工程を組み合わせた複合成形、(3)複数の成形工程を組み合わせた複合成形、(4)複数の各製造工程を組み合わせた複合成形。

【0008】 また、 β -ビニルアセチルアミドの濃度を増加させることにより、アクリルアミド共重合膜4を結晶化して示差シグマント膜8とする一方で、モノマー形成領域にに対応する部分のアクリルアミドを除く膜4における結晶部縮や不純物等をその割合を増やすことにより構成される。この後、結晶膜5を除去し、残るモノマー領域となり、非モノマー領域間に対応する部分が不要な本品、即ち膜8を形成する。この状態では、極端に膜4より過剰なモノマー形成領域が存在する。

【00-10】次に、漏出電流を減らすために、ゲート側に酸化リコンや氧化マジン等からなるゲート絶縁膜を形成する。次に、本質的には膜表面を除く領域1-1に対応する部分のゲート絶縁膜の上面にアモルファスとなるゲート電極1-1をパターニング形成する。次に、ゲート電極1-1をマスクとして用いた注入装置にて、アモルファス等の導電性材質を形成する。形成した導電性材質は、ゲート電極1-1と並進して、漏出電流を遮断する。

【例 10-1】次に、図4-10-1 に示すように、前記の構成部材を用いて、複数の複合膜層13を形成する。次に、複数の複合膜層13は、複数の複合膜層13と複数の複合膜層13との間に隙間绝缘膜14を介して接続される。複数の複合膜層13と複数の複合膜層13との間に隙間绝缘膜14を介して接続される複合膜層13は、複数の複合膜層13と複数の複合膜層13との間に隙間绝缘膜14を形成する。次に、複数の複合膜層13と複数の複合膜層13との間に隙間绝缘膜14を介して接続される複合膜層13は、複数の複合膜層13と複数の複合膜層13との間に隙間绝缘膜14を形成する。

【0011】七、八月，大暑天，萬物皆盛，氣溫高，水土熱，病蟲子孽盛，而城郭之處，則多有風雨，故曰：「七、八月，萬物皆成，而城郭之處，則多有風雨。」

3

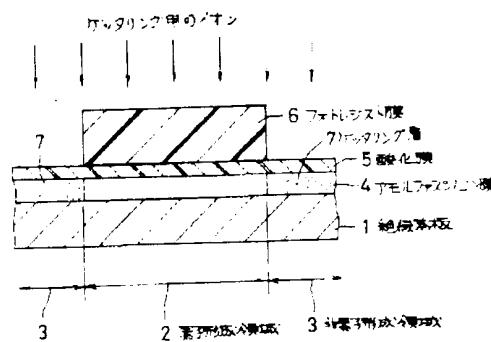
層7と後でカーリングすることにより、電子形成領域2に対応する部分のアモルファス・シリコン膜4における諸品欠陥や不純物等をその周囲に拡散させることなく、電子形成領域4に形成する層7を半導体化する。すなはち、ここで得た良好な電子特性を得ることができる。また、1回の注入工程にて程はなく、アモルファスシリコン膜4を諸品化してポリシコノン膜8とする同時に、電子形成領域2に対応する部分のアモルファス・シリコン膜4における結晶欠陥や不純物等をその周囲からゲートタリング層7に吸収させることなく、また電子分離により、非電子形成領域4に対応する部分の不要なホリシコノン膜8つまりゲートタリング層7を除去していくので、工程数がなるべく増加しないままにすることができる。さらに、ゲートタリング用のイオン注入してマース・トレイン形成用のイオンと同じイオンを用いることによっては、ゲートタリング用のイオンの注入をマース・トレイン形成用のイオン注入装置によつて行うことでもできる。

【0012】なお、上記其施術では、絶縁基板1の上面に堆積したアモルファスシリコン膜4を結晶化してポリシリコン膜3としているが、これに限らず、絶縁基板の上面にポリシリコン膜を直接堆積するようにしてもよい。また、イオン注入装置の代わりに、熱拡散法を用いてもよく、またレーザー等の代わりに、高温熱処理を施してもよい。さらに、ガラスや塑性薄膜下にシリコンに限らず、スチガ型の薄膜、ラジオスターに適用することができる。

【0013】

【発明の効果】以上説明したように、この発明によれば、非電子形成領域に行応する部分の半導体薄膜のみを高不純物領域化してゲートタリング層とした後アニールするこにより、電子形成領域に対応する部分の半導体薄膜における結晶欠陥や不純物等をその周囲のゲートタリング層に吸収させ、この後ゲートタリング層を除去している

【図1】



ので、諸品欠陥や不純物等をその周囲からゲートタリング層7に吸収され、その周囲から拡散せずに残る。また、ゲートタリング層7は半導体化する。

【実施の形態の説明】

【図1】の一実施形態において、絶縁基板1は、ガラス製造時に際し、絶縁基板1の上面に堆積したアモルファスシリコン膜を形成する。その上面には、アモルファスシリコン膜を形成したアモルファス・シリコン膜4を注入してゲートタリング層7を形成して内部一面面団。

【図2】同薄膜下段のアモルファス・シリコン膜4を製造に際し、アモルファスシリコン膜4を除去了後、ゲートタリング層7を形成する。その上面には、ゲートタリング層7と共に電子形成領域4に付着した酸化膜5を形成する。その上面には、ゲートタリング層7に付着した酸化膜5における諸品欠陥や不純物等をその周囲からゲートタリング層7に吸収された状態の断面図。

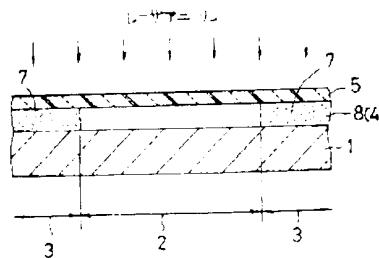
【図3】同薄膜下段のアモルファス・シリコン膜4を製造に際し、酸化膜および不要なホリシコノン膜(ゲートタリング層)を除去した後ゲート絶縁膜およびゲート電極を形成し、さらにゲート電極をマスクとしてマース・トレイン形成用のイオンを注入してマース・トレイン領域を形成した状態の断面図。

【図4】同薄膜下段のアモルファス・シリコン膜4を製造に際し、酸化膜および不要なホリシコノン膜(ゲートタリング層)を除去した後ゲート絶縁膜およびゲート電極を形成し、さらにゲート電極をマスクとしてゲートタリング層を除去した状態の断面図。

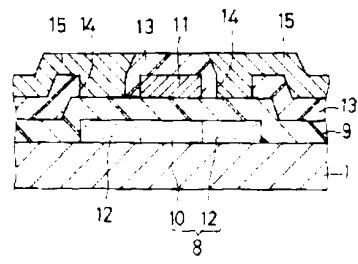
【符号の説明】

- 1 絶縁基板
- 2 電子形成領域
- 3 非電子形成領域
- 4 アモルファス・シリコン膜
- 5 酸化膜
- 6 フットレスシリコン膜
- 7 ゲートタリング層
- 8 ホリシコノン膜

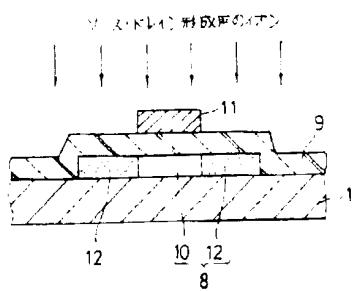
【図2】



【図4】



【図3】



Japanese Patent Laid-Open No. 5-109737

Laid-Open Date: April 30, 1993

Application No. 3-297647

Application Date: October 18, 1991

Applicant: casio Computer Co., Ltd.

Inventor: Yasuhiro Yamada

[Title of the Invention]

METHOD OF MANUFACTURING THIN FILM TRANSISTOR

[Abstract]

[Purpose] To remove crystalline defects and impurities from an element active region when a thin film transistor is manufactured.

[Constitution] An amorphous silicon film 4 is deposited on an insulating substrate 1 and an oxide film 5 is formed thereon, and ions are implanted thereinto by using a patterned photoresist film 6 as a mask to make only the amorphous silicon film 4 of a part corresponding to an element non-forming region 3 into a region having a high impurity concentration and to form a gettering layer 7. Then, the photoresist film 6 is removed and then the amorphous silicon film 4 is crystallized by laser annealing to form a polysilicon film, and at the same time, to make a region 7 having a high impurity concentration around an element forming region 2 absorb crystalline defects and impurities in the amorphous silicon film 4 of the part

corresponding to the element forming region 2. Then, the oxide film 5 is removed and then the polysilicon film (gettering layer 7) of the unnecessary part is removed by separating the elements. In this state, the polysilicon film is formed only on the element forming region 2 on the insulating substrate 1.

[Claim]

[Claim 1] A method of manufacturing a thin film transistor, said method comprising the steps of:

depositing a semiconductor thin film over an element forming region and over an element non-forming region around the element forming region;

making only the semiconductor thin film of a part corresponding to the element non-forming region into a region having a high impurity concentration to form a gettering layer;

annealing the gettering layer, whereby the crystalline defects and impurities in the semiconductor thin film of a part corresponding to the element forming region are absorbed by the gettering layer around the element forming region; and

removing the gettering layer.

[Detailed Description of the Invention]

[0001]

[Field of Industrial Application] The present invention relates to a method of manufacturing a thin film transistor.

[0002]

[Description of Prior Art] In a method of manufacturing

a transistor using a silicon wafer, good element properties can be produced by removing crystalline defects and impurities from an element active region by using a gettering technology. On the other hand, in a method of manufacturing a thin film transistor, a semiconductor thin film made of amorphous silicon, polysilicon, or the like, is deposited on an insulating substrate made of glass or the like, and then the semiconductor thin film is patterned on an element forming region by separating elements. Therefore, the gettering technology employed by the method of manufacturing a transistor using a silicon wafer can not be employed.

[0003]

[Problems to be solved by the Invention] As described above, the conventional method of manufacturing a thin film transistor can not employ the gettering technology used by the method of manufacturing a transistor using a silicon wafer and hence has a problem that it can not remove the crystalline defects and impurities from the element active region and that sometimes it can not produce good element properties. It is the object of the present invention to provide a method of manufacturing a thin film transistor by which crystalline defects and impurities can be removed from an element active region.

[0004]

[Means for Solving the Problems] The present invention

provides a method of manufacturing a thin film transistor, the method including the steps of: depositing a semiconductor thin film over an element forming region and over an element non-forming region around the element forming region; making only the semiconductor thin film of a part corresponding to the element non-forming region into a region having a high impurity concentration to form a gettering layer; annealing the gettering layer, whereby the crystalline defects and impurities in the semiconductor thin film of a part corresponding to the element forming region are absorbed by the gettering layer around the element forming region; and removing the gettering layer.

[0005]

[Operation of the Invention] According to the present invention, only the semiconductor thin film of a part corresponding to the element non-forming region is made into a region having a high impurity concentration to form a gettering layer and then the gettering layer is annealed to make the gettering layer around the element forming region absorb the crystalline defects and impurities in the semiconductor thin film of a part corresponding to the element forming region, and then the gettering layer is removed. Therefore, the crystalline defects and impurities can be removed from an element active region.

[0006][Embodiments of the Invention]

FIG. 1 to FIG. 4 illustrate each manufacturing process of a thin film transistor in one embodiment in accordance with the present invention. A method of manufacturing a thin film transistor will be described with reference to these drawings.

[0007]

First, as shown in FIG. 1, an amorphous silicon film 4 is deposited on an element forming region 2 and an element non-forming region 3 around the region 2 on the surface of an insulating substrate 1 made of glass or the like. Then, an oxide film 5 is formed on the surface of the amorphous silicon film 4 by thermal oxidation. Then, a photoresist film 6 is patterned on the surface of the oxide film 5 of a part corresponding to the element forming region 2. Then, ions for performing the gettering of such as phosphorus, boron, argon, oxygen, carbon, and the like are ion-implanted by an ion implanter into the amorphous silicon film 4 of a part corresponding to an element non-forming region 3 by using the photoresist film 6 as a mask to make only the amorphous silicon film 4 of the part corresponding to the element non-forming region 3 into a region having a high impurity concentration, thereby forming a gettering layer 7. Thereafter, the photoresist film 6 is removed.

[0008]

Next, as shown in FIG. 2, the amorphous silicon film 4 is crystallized by laser annealing, whereby the amorphous

silicon film 4 is made into a polysilicon film 8 and crystalline defects and impurities in the amorphous silicon film 4 of the part corresponding to the element forming region 2 is absorbed by the gettering layer 7 around the element forming region 2. Thereafter, the oxide film 5 is removed and then the unnecessary polysilicon film 8 of the part corresponding to the element non-forming region 3, that is, the gettering layer 7 is removed. Therefore, in this state, the polysilicon film 8 is formed only on the element forming region 2 on the surface of the insulating substrate 1.

[0009]

Next, as shown in FIG. 3, a gate insulating film 9 made of silicon oxide, silicon nitride or the like is formed on the whole surface. Then, a gate electrode 11 made of aluminum is patterned on the surface of the gate insulating film 9 of a part corresponding to the channel region 10 of the polysilicon film 8. Then, ions for forming a source and a drain, such as phosphorus, boron, or the like, are implanted thereinto by an ion implanter by using the gate electrode 11 as a mask to form a source region 12 and a drain region 12 in the polysilicon film 8 on both sides of the gate electrode 11.

[0010]

Next, as shown in FIG. 4, an interlayer insulating film 13 made of silicon oxide, silicon nitride or the like is formed on the whole surface. Then, a contact hole 14 is formed in

the interlayer insulating film 13 and in the gate insulating film 9 of a part corresponding to each of the source region 12 and the drain region 12. Then, a source electrode 15 of and a drain electrode 15, each of which is made of aluminum and connected to the source region 12 or the drain region 12 via the contact hole 14, are patterned on the surface of the interlayer insulating film 13. A thin film transistor is manufactured in these ways.

[0011]

In the thin film transistor manufactured in these ways, only the amorphous silicon film 4 of the part corresponding to the element non-forming region 3 is made into a region having a high impurity concentration to form a gettering layer 7 and then the gettering later 7 is annealed to make the gettering layer 7 around the element forming region 2 absorb the crystalline defects and impurities in the amorphous silicon film 4 of the part corresponding to the element forming region 2, and then the gettering layer 7 is removed. Therefore, the crystalline defects and impurities can be removed from element active region and hence a good element property can be produced. Further, one annealing process can crystallize the amorphous silicon film 4 to make it into a polysilicon film 8 and at the same time can make the gettering layer 7 around the element forming region 2 absorb the crystalline defects and impurities of the amorphous silicon film 4 of the part corresponding to

the element forming region 2, and the unnecessary polysilicon film 8 of the part corresponding to the element non-forming region 4, that is, the gettering layer 7 is removed by separating the elements, which can prevent the number of processes from increasing. Still further, if the same ions as are used for forming the source and the drain are used as ions for gettering, the ions for gettering can also be implanted with the same ion implanter as is used for forming the source and the drain.

[0012]

In this regard, in the embodiment described above, although the amorphous silicon film 4 deposited on the surface of the insulating substrate 1 is crystallized to make the polysilicon film 8, the polysilicon film may be deposited directly on the surface of the insulating substrate 1. Also, instead of the ion implanter, a thermal diffusion method may be used, and instead of a laser annealing method, a high temperature heat treatment may be performed. Further, this method can be applied not only to a coplanar type thin film transistor, but also to a stagger-type thin film transistor.

[0013]

[Effects of the Invention] As described above, according to the present invention, only a semiconductor thin film of the part corresponding to the element non-forming region is made into a region having a high impurity concentration to make

a gettering layer and then the gettering layer is annealed to make the gettering layer around the element forming region absorb the crystalline defects and impurities in the semiconductor thin film of the part corresponding to the element forming region, and then the gettering layer is removed. Therefore, the crystalline defects and the impurities can be removed from the element active region and hence good element properties can be produced.

[Brief Description of the Drawings]

[FIG. 1]

FIG. 1 is a cross-sectional view showing a state in which when a thin film transistor in one embodiment of the present invention is manufactured, an amorphous silicon film and an oxide film are formed on an insulating substrate and further ions for gettering are implanted into the surface thereof by using a patterned photoresist film as a mask to form a gettering layer.

[FIG. 2]

FIG. 2 is a cross-sectional view showing a state in which when the same thin film transistor is manufactured, the photoresist film is removed and then the amorphous silicon is crystallized by laser annealing to make the amorphous silicon into a polysilicon film and to make the gettering layer around an element forming region absorb the crystalline defects and impurities in the amorphous silicon film of the part

corresponding to the element forming region.

[FIG. 3]

FIG. 3 is a cross-sectional view showing a state in which when the same thin film transistor is manufactured, the oxide film and the unnecessary polysilicon film (gettering layer) are removed and then a gate insulating film and a gate electrode are formed, and ions for forming a source and a drain are implanted thereinto by using the gate electrode as a mask to form the source and the drain.

[FIG. 4]

FIG. 4 is a cross-sectional view showing a state in which when the same thin film transistor is manufactured, an interlayer insulating film, a contact hole, a source electrode, and a drain electrode are formed.

[Brief Description of the Reference Symbols]

1-insulating substrate, 2-element forming region, 3-element non-forming region, 4-amorphous silicon film, 5-oxide film, 7-gettering layer, 8-polysilicon film

FIG. 1-ions for gettering, FIG. 2-laser annealing, FIG. 3-ions for forming a source and a drain

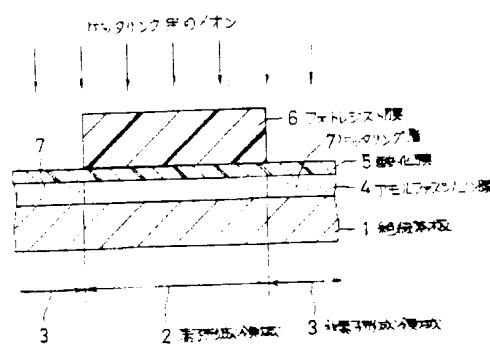
2

【0012】なお、上記実施例では、過塗基板上に上面に堆積したアクリル・スルホン酸膜4を結晶化して成るコロイド膜8としているが、これを銀化後、過塗基板上面に形成するコロイド膜を直接堆積する方法にしておけば、また、イオン注入装置(例へば、熱的散去用)を用いてもよい。もちろん、堆積温度は、例へば、70度の温熱処理で可い。各層の堆積順序は、例へば、導電性樹脂膜、導電性銀膜、導電性樹脂膜、又多孔性導電性樹脂膜等、これ等に適用する堆積順序である。

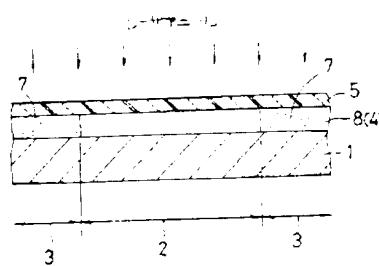
[1015]

【発明の効果】以上説明したように、この発明によれば、油墨子形成領域に対応する部分の半導体薄膜のエッチング部位顕微化を行う。タリシ「層」した後アセールオルガニクスによって、油墨子形成領域に対応する部分の半導体薄膜における硝酸鉄水溶液や不純物等をその周囲のエッジタリシ「層」に吸収させ、この後タリシ「層」を除去して、その

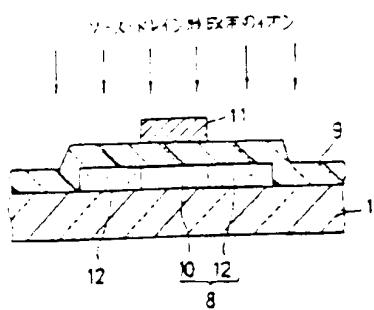
[四] 1



[13]



【A3】



【A4】

